

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

Abstract for
KR 1997-66687

KOREAN PATENT ABSTRACTS

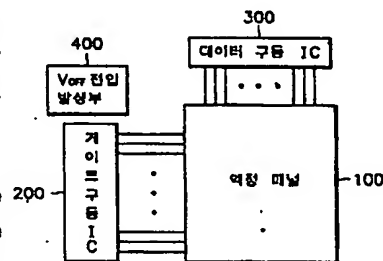
(11)Publication number: 100188112 B1
(43)Date of publication of application: 11.01.1999(21)Application number: 1019960007012
(22)Date of filing: 15.03.1996
(51)Int. Cl: G02F 1/136(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
(72)Inventor: LEE, GYU SU

(54) TFT LCD

(57) Abstract:

PURPOSE: A TFT LCD(Thin Film Transistor Liquid Crystal Display) is provided to improve a charging characteristic and a holding characteristic of the first gate line by controlling a voltage applied to a VOFF gate line.

CONSTITUTION: A TFT LCD comprises an LCD panel(100), a gate driving IC(200), a data driving IC(300), and a VOFF voltage generation portion(400). The LCD panel(100) comprises a multitude of gate line, a multitude of data line, a thin film transistor, and a multitude of pixel electrode. The gate driving IC(200) transmits a gate signal to the thin film transistor through the gate line. The data driving IC(300) transmits a data signal to a pixel through the data line. The VOFF voltage generation portion(400) comprises a load portion, the first clamp circuit portion, a CMOS, and the second clamp circuit portion.



COPYRIGHT 2001 KIPO

Legal Status

Date of final disposal of an application (19981216)
Patent registration number (1001881120000)
Date of registration (19990111)

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
G02F 1/136

(45) 공고일자 1999년06월01일

(11) 등록번호 10-0188112

(24) 등록일자 1999년01월11일

(21) 출원번호 10-1996-0007012

(65) 공개번호 특1997-0066687

(22) 출원일자 1996년03월15일

(43) 공개일자 1997년10월13일

(73) 특허권자 삼성전자주식회사 김광호

경기도 수원시 권선구 매탄동 416번지

(72) 발명자 이규수

경기도 수원시 팔달구 인계동 557-7번지

(74) 대리인 김원호, 최현석

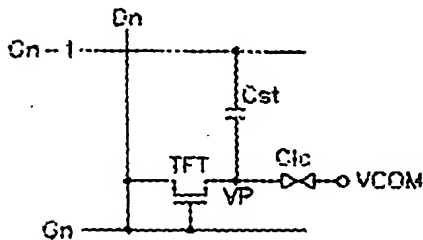
심사관 : 김해성

(54) 박막 트랜지스터 액정 표시 장치

요약

본 발명은 0번 게이트선에 인가하는 전압을 조절하여 1번 게이트선의 충전 특성과 유지 특성을 개선시킨 박막 트랜지스터 액정 표시 장치에 관한 것이다. 0번 게이트 전압 발생 수단은 부하 수단, 상기 부하수단에 연결되어 있는 제1클램프 회로부, 상기 클램프 회로부에 연결되어 있는 CMOS로 이루어져 있다. 0번 게이트 전압 발생 수단을 이용하여 첫번째 행의 화소 열이 다른 행의 화소 열에 비하여 상대적으로 큰 전압이 걸리게 만들어주어, 첫번째 행의 화소 열이 다른 행의 화소 열에 비하여 상대적으로 밝게 나타나는 것을 방지한다.

대표도



명세서

[발명의 명칭]

박막 트랜지스터 액정 표시 장치

[도면의 간단한 설명]

제1도는 종래의 전단 게이트 방식의 박막 트랜지스터 액정 표시 장치의 등가 회로도이고,

제2도는 종래의 박막 트랜지스터 액정 표시 장치의 구동 파형도이고,

제3도는 본 발명의 실시예에 따른 박막 트랜지스터 액정 표시 장치 블록도이고,

제4도는 본 발명의 실시예에 따른 박막 트랜지스터 액정 표시 장치의 0번 게이트 전압 발생수단의 회로도이고,

제5도는 본 발명의 실시예에 따른 박막 트랜지스터 액정 표시 장치의 구동 파형도이다.

[발명의 상세한 설명]

본 발명은 박막 트랜지스터 액정 표시 장치에 관한 것으로서, 더욱 상세히 말하자면, 0번 게이트선에 인가하는 전압을 조절하여 1번 게이트선의 충전 특성과 유지 특성을 개선시킨 박막 트랜지스터 액정 표시 장치에 관한 것이다.

일반적인 박막 트랜지스터 액정 표시 장치의 패널은,

게이트 구동 신호를 전달하는 게이트선과 화상 신호를 전달하는 데이터선과 그리고 상기 게이트선에 한쪽 단자가 연결되어 있으며 상기 데이터선에 다른 한쪽 단자가 형성되어 있는 박막 트랜지스터와 상기 박막 트랜지스터의 또 다른 한쪽 단자에 연결되어 있으며 상기 게이트선의 구동 신호에 따라 상기 데이

터선의 화상 신호가 표현되는 화소를 포함하고 있는 박막 트랜지스터 기판.

공통 전극이 형성되어 있으며 색필터를 포함하고 있는 컬러 필터 기판, 박막 트랜지스터 기판과 컬러 필터 기판 사이에 봉입되어 있는 액정 물질로 이루어져 있다.

이와 같은 박막 트랜지스터 액정 표시 장치는 게이트선에 연결되어있는 게이트 구동 IC로부터의 게이트 구동 신호에 의해 턴온되고, 게이트 구동 신호가 턴온되면 데이터 구동 신호가 화소에 전해지게 되어 원하는 화상을 디스플레이한다.

한편, 종래의 0번 게이트선의 배선 구조를 가진 박막 트랜지스터 액정 표시 장치의 패널은 다음과 같다.

다수의 게이트선이 행 방향으로 형성되어 있고, 다수의 데이터선이 열방향으로 형성되어 있다. 박막 트랜지스터의 한 단자는 게이트선과 연결되어 있으며, 다른 한 단자는 데이터선과 연결되어 있으며, 나머지 한 단자는 화소 전극에 연결되어 있다. 화소 전극은 데이터선에 연결되어 있으며 행렬 방향으로 형성되어 있다. 1번 화소 행의 화소 전극의 유지 축전기는 0번 게이트선에 연결되어 있다.

이러한 1번 화소 행의 유지 축전기는 패널 외부에서 구동부의 더미라인을 이용해 0번 게이트선에 컬러 필터 기판의 공통 전극을 연결한다.

그러나 이러한 방법은 0번 게이트선에 보조 용량이나 액정 용량이 형성되어 있지 않으므로, 다른 게이트선과의 RC값의 차이로 인한 1번 게이트선에 선결함이 발생되어 화질을 저하시키는 문제점이 있다.

제1도는 전단 게이트 방식의 액정 표시 장치의 등가 회로도이다.

제1도에 도시한 바와 같이, 전단 게이트 방식의 0번 게이트선을 가진 액정 표시 장치의 패널은 다음과 같다.

다수의 게이트선(G_n)이 행 방향으로 형성되어 있고, 다수의 데이터선(D_n)이 열 방향으로 형성되어 있다.

박막 트랜지스터(TFT)의 한 단자는 게이트선(G_n)과 연결되어 있고, 다른 한 단자는 데이터(D_n)과 연결되어 있으며, 나머지 한 단자는 화소 전극에 연결되어 있다. 화소 전극은 데이터선(D_n)에 연결되어 있으며 행렬 방향으로 형성되어 있다.

1번 화소 행의 화소 전극의 유지 축전기는 0번째 게이트선과 임의의 N번 게이트선과 연결하여 형성한다.

1번 화소 행의 유지 축전기의 경우는, 0번째 게이트선과 임의의 N번 게이트선과 연결하거나, 또는 패널 외부에서 PCB를 통해 연결하는 방법을 사용한다.

이러한 박막 트랜지스터 액정 표시 장치는 외부에서 따로 0번 게이트선에 신호를 인가해 줄 필요가 없으나, 0번 게이트선이 연결되어있는 임의의 n번 게이트선에서 RC값이 증가되므로 화상 신호를 왜곡시킨다.

제2도는 종래의 박막 트랜지스터 액정 표시 장치의 구동 파형도이다.

제2도에 도시한 종래의 전단 게이트 방식의 박막 트랜지스터 액정 표시 장치의 구동 신호도는 각각 공통 전극의 전압파, 화소 전극의 전압파, 게이트 전극의 오프시 전압파를 나타낸다.

게이트 구동 IC로부터 게이트 구동 신호가 턴온(T_{on})되면, 데이터 구동 IC로부터 데이터 신호가 화소에 전달된다. 화소에 나타나는 화소정보는 공통 전극 전압(V_{com})과 화소 전극 전압(V_p)의 전위차에 의해 결정된다.

화소 전극의 전압(V_p)은 게이트 온 시간(T_{on}) 동안 화소 전압(V_d)까지 충전된다.

게이트 구동 IC로부터 게이트 구동 신호가 턴오프(T_{off})되면, 게이트 구동 오프 전압(V_{off})은 공통 전극 전압(V_{com})과 같은 위상과 진폭을 가지고 반전한다.

따라서 액정 용량(C_{lc})에 충전된 전압(V_{lc})과 보조 용량(C_{st})에 충전된 전압(V_{st})은 변하지 않는다.

이와 같은 액정 표시 장치는 개구율이 좋은 전단 게이트 방식일 경우에, 첫번째 행의 화소 열은 다른 행의 화소 열에 비하여 상대적으로 밝게 나타난다.

그러므로 본 발명의 목적은 이러한 종래 기술의 문제점을 해결하기 위한 것으로서, 첫번째 행의 화소 열이 다른 행의 화소 열에 비하여 상대적으로 밝게 나타나는 단점을 해결하기 위한 것이다.

이러한 목적을 달성하기 위한 본 발명의 구성은,

행렬로 형성되어 있는 다수의 게이트선 및 데이터선, 세 개의 단자를 가지고 있으며 한 단자는 상기 게이트선과 연결되어 있고 다른 한 단자는 상기 데이터선과 연결되어 있는 트랜지스터, 상기 트랜지스터의 나머지 한 단자와 연결되어 있으며 행렬 방향으로 형성되어 있는 다수의 화소 전극을 포함하고 있는 액정 패널과,

상기 액정 패널의 게이트선을 통하여 박막 트랜지스터에 게이트 구동신호를 전달하는 게이트 구동 IC와, 상기 데이터선을 통하여 화소전극에 데이터 신호를 전달하는 데이터 구동 IC와, 상기 첫 번째 게이트선을 기준으로 전단 게이트선에 대응하는 위치에 형성되어 있는 0번 게이트선에 게이트 구동 신호를 전달하는 0번 게이트 전압 발생 수단을 포함하고 있다.

이때, 상기 0번 게이트 전압 발생 수단에서 발생하는 전압은 첫번째 게이트선에 연결되어 있는 화소의 밝기를 다른 번째 게이트선에 연결되어 있는 화소의 밝기에 비하여 밝게 나타나는 현상을 방지한다.

상기 0번 게이트 전압 발생 수단은 부하 수단, 상기 부하 수단에 연결되어 있는 제1클램프 회로부, 상기 클램프 회로부에 연결되어 있는 CMOS로 이루어져 있으며, 상기 CMOS에 연결되어 있는 제2클램프 회로부를 더 포함할 수 있다.

첨부한 도면을 참고로 하여, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세하게 설명한다.

본 발명의 바람직한 실시예에 따른 박막 트랜지스터 액정 표시 장치는 액정 패널, 게이트 구동 IC, 데이터 구동 IC, 그리고 0번 게이트 전압 발생 수단을 가진다.

액정 패널(100)은 다수의 게이트선 및 데이터선, 세 개의 단자를 가지고 있으며 한 단자는 게이트선과 연결되어 있고 다른 한 단자는 데이터선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터의 나머지 한 단자와 연결되어 있으며 행렬 방향으로 형성되어 있는 다수의 화소전극을 포함한다.

게이트 구동 IC(200)는 게이트선을 통하여 박막 트랜지스터에 게이트 신호를 보낸다.

데이터 구동 IC(300)는 데이터선을 통하여 화소에 데이터 신호를 보낸다.

0번 게이트 전압 발생 수단(400)은, 제1기준 전압(V_A)의 출력 단자에 부하 수단(1000)이 연결되어 있으며, 부하 수단(1000)에 제1클램프회로부(2000)가 연결되어 있고, 제1클램프 회로부(2000)의 한 단자에는 공통 전극 (V_{com})이 연결되어 있으며 다른 단자에는 CMOS(3000)가 연결되어 있다. CMOS(3000)의 한 단자는 제1출력 단자(V_{off1})가 연결되며 다른 단자는 제2클램프 회로부(4000)가 연결되어 있고, 제2클램프 회로의 한 단자는 제2기준 전압(V_B)이 연결되어 있으며 다른 한 단자는 제2출력 단자(V_{off2})가 연결되어 있다.

0번 게이트 전압 발생수단(400)의 회로는 공통 전극 전압(V_{com})과 제1클램프 회로부(2000)의 전압(V_1)을 CMOS(3000)로 스위칭하여 제1출력 단자의 전압(V_{off1})을 발생시킨다.

제1출력 단자의 출력 전압(V_{off1})을 기준 전압(V_B)과 제2클램프 회로부(4000)를 이용하여 직류 전압 레벨을 변화시켜 제2출력 단자의 출력 전압(V_{off2})을 발생시킨다.

제1출력 단자의 출력 전압(V_{off1})과 제2출력 단자의 출력 전압(V_{off2})의 진폭은 부하 수단(1000)을 가변시켜 결정하며, 이에 따라 콘트라스트가 조정된다.

즉, 0번 게이트선의 구동 신호는 제1출력 단자의 출력 전압(V_{off1})과 제2출력 단자의 출력 전압(V_{off2})중 택일하여 사용할 수 있다.

제1출력 단자의 출력 전압(V_{off1})은 1번 게이트선에 연결되어 있는 화소의 밝기를 다른 번째 게이트선에 연결되어 있는 화소의 밝기에 비하여 밝아지는 현상을 방지한다.

제2출력 단자의 출력 전압(V_{off2})은 1번 게이트선에 연결되어 있는 화소의 밝기를 다른 번째 게이트선에 연결되어 있는 화소의 밝기에 비하여 밝아지는 것을 방지한다. 특히 이 경우 제2기준 전압(V_B)이 연결되어 있어 이에 따라 제2출력 단자의 출력 전압(V_{off2})은 자동으로 조절된다.

제5도는 본 발명의 실시예에 따른 박막 트랜지스터 구동 파형도이다.

제5도에 도시한 본 발명의 실시예에 따른 박막 트랜지스터 액정 표시장치의 구동 신호도는 각가 공통 전극의 전압파, 화소 전극의 전압파, 게이트 전극의 오프시 전압파를 나타낸다.

게이트 구동 IC로부터 게이트 구동 신호가 턴온(Ton)되면, 데이터 구동 IC로부터 데이터 신호가 화소에 전달된다. 화소에 나타나는 화소정보는 공통 전극 전압(V_{com})과 화소 전극 전압(V_p)의 전위차에 의해 결정된다.

화소 전극 전압(V_p)은 게이트 턴온 시간(Ton) 동안 화소 전압(V_d)까지 충전된다.

게이트 구동 IC로부터 게이트 구동 신호가 턴오프(Toff)되면, 게이트 구동 오프 전압(V_{off})은 공통 전극 전압(V_{com})과 같은 위상을 가지고 반전한다. 그러나 진폭은 크기가 다르다. 즉, 진폭의 크기는 ΔV 만큼 크게 한다.

$$\Delta V = V_{com} - V_{off1} \text{ 또는 } \Delta V = V_{com} - V_{off2}$$

(단, V_{com} 은 공통전극 전압이고, V_{off1} 은 제1출력 단자의 출력 전압이고, V_{off2} 는 제2출력 단자 출력 전압임.)

따라서 게이트 구동 신호가 턴오프(Toff) 되었을 때의 액정용량(C_{lc})에 충전된 전압(V_{lc})과 보조 용량(C_{st})에 충전된 전압(V_{st})의 합은 게이트 구동 신호가 턴온(Ton) 되었을 때의 공통 전극전압(V_{com})과 게이트 구동 오프 전압(V_{off})의 전위차보다 크다.

이와같이, 공통 전극 전압(V_{com})과 게이트 구동 오프 전압(V_{off})은 게이트 구동이 턴온 되었을 경우와 턴오프되었을 때 전압의 진폭이 다르게 될 경우, 용량(C_{lc})에 충전된 전압(V_{lc})과 보조 용량(C_{st})에 충전된 전압(V_{st})은 항상 일정하지 않고 변한다.

$$\Delta V_p = V_{lc}' - V_{lc}$$

$$\Delta V_p = V_{ic}' - V_{ic} = C_{st} / (C_{st} + C_{ic}) \times \Delta V$$

(단, V_{ic}' 는 턴오프시 전압이고, V_{ic} 는 턴온시 전압이고, C_{ic} 는 액정 용량이고, C_{st} 는 보조 용량임.)

액정 용량(C_{ic})양단에 인가되는 전압(V_{ic})은 공통 전극 전압(V_{com})의 반전에 따라 변하므로 실제 화면 표시 휘도를 결정하는 계조 전압은 액정 용량(C_{ic}) 양단에 인가되는 전압(V_{ic})의 평균값이다.

따라서 액정 용량의 인가되는 전압은 $\Delta V_p/2$ 만큼 커진다.

즉, 첫번째 행의 화소 열이 다른 행의 화소 열에 비하여 상대적으로 큰 전압이 걸리게 되어 콘트라스트를 개선한다.

다시말해, 화소에 전압이 크게 걸릴수록 노말 화이트 모드에서는 어두워지므로 첫번째 행의 화소 열이 다른 행의 화소 열에 비하여 상대적으로 밝게 나타나는 것을 방지한다.

(57) 청구의 범위

청구항 1

행렬로 형성되어 있는 다수의 게이트선 및 데이터선, 세 개의 단자를 가지고 있으며 한 단자는 상기 게이트선과 연결되어 있고 다른 한 단자는 상기 데이터선과 연결되어 있는 트랜지스터, 상기 트랜지스터의 나머지 한 단자와 연결되어 있으며 행렬 방향으로 형성되어 있는 다수의 화소 전극을 포함하고 있는 액정 패널과, 상기 액정 패널의 게이트선을 통하여 박막 트랜지스터에 게이트 구동 신호를 전달하는 게이트 구동 IC와, 상기 데이터선을 통하여 화소전극에 데이터 신호를 전달하는 데이터 구동 IC와, 상기 첫번째 게이트선을 기준으로 전단 게이트선에 대응하는 위치에 형성되어 있는 0번 게이트선에 게이트 구동 신호를 전달하는 0번 게이트 전압 발생 수단을 포함하는 박막 트랜지스터 액정 표시 장치.

청구항 2

제1항에서, 상기 0번 게이트 전압 발생 수단은 부하 수단, 상기 부하 수단에 연결되어 있는 제1클램프 회로부, 상기 제1클램프 회로부에 연결되어있는 CMOS를 포함하는 박막 트랜지스터 액정 표시 장치.

청구항 3

제1항에서, 상기 0번 게이트 전압 발생 수단은 공통 전극 전압과 제1클램프 회로부의 전압을 CMOS로 스위칭하여 제1출력 단자의 전압을 발생하는 박막 트랜지스터 액정 표시 장치.

청구항 4

제2항 또는 제3항에서, 상기 CMOS에 연결되어 있는 제2클램프 회로부를 더 포함하는 박막 트랜지스터 액정 표시 장치.

청구항 5

제4항에서, 상기 제1출력 단자의 출력 전압을 기준 전압과 상기 제2클램프 회로부를 이용하여 직류 전압 레벨을 변화시켜 제2출력 단자의 출력전압을 발생하는 박막 트랜지스터 액정 표시 장치.

청구항 6

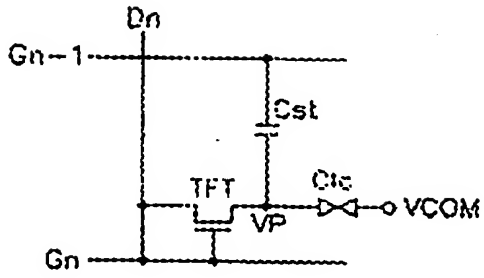
제5항에서, 상기 제1출력 단자의 출력 전압과 상기 제2출력 단자의 출력 전압의 진폭은 상기 부하 수단을 가변시켜 결정하는 박막 트랜지스터 액정 표시 장치.

청구항 7

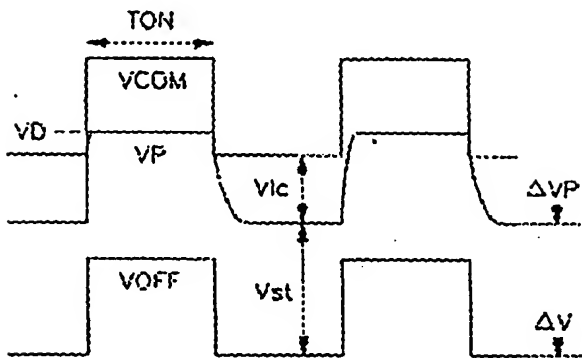
제4항에서, 상기 0번 게이트 전압 발생 수단은 상기 제1출력 단자의 출력 전압과 상기 제2출력 단자의 출력 전압 중 택일이 가능한 박막 트랜지스터 액정 표시 장치.

도면

도면1



도면2



도면3

